

## Блоки ввода/вывода ПЛИС

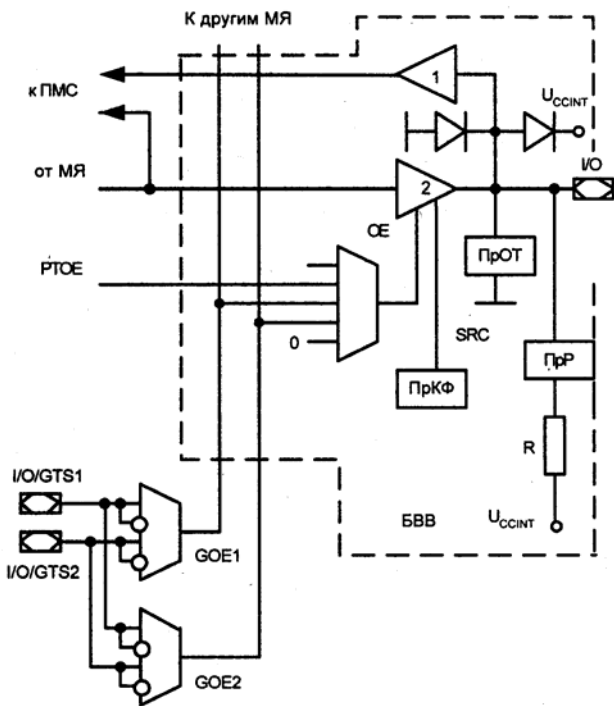


Рис. 37. Пример схемы блока ввода/вывода CPLD

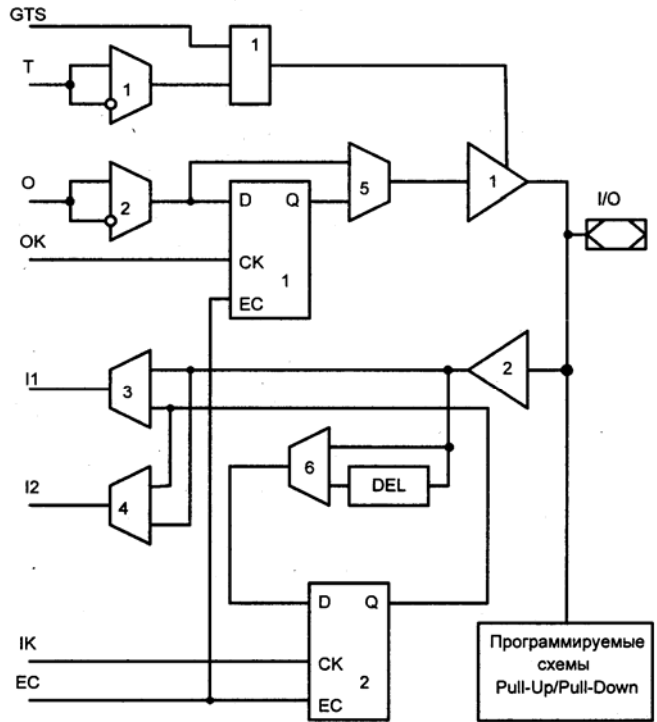


Рис. 38. Пример схемы блока ввода/вывода FPGA

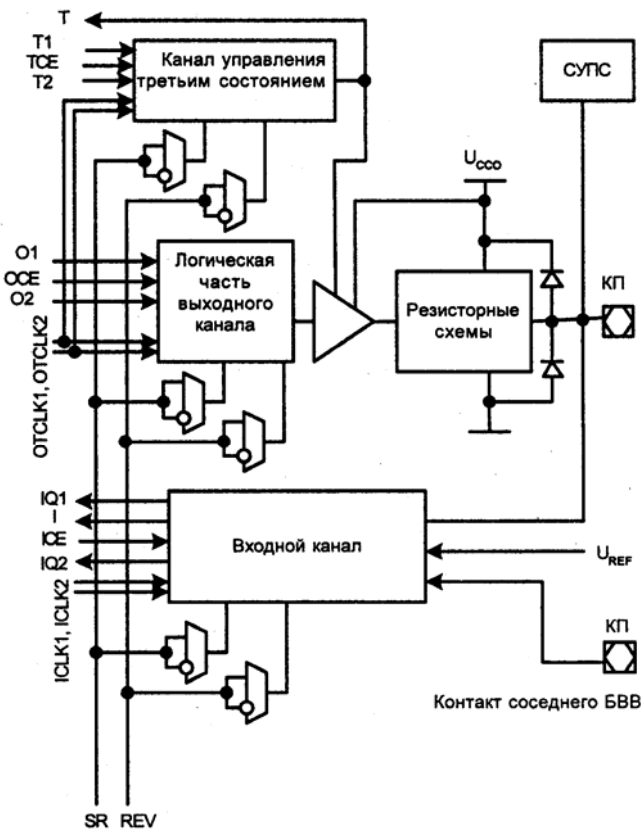


Рис. 39. Укрупненная структура блока ввода/вывода семейства Spartan-3

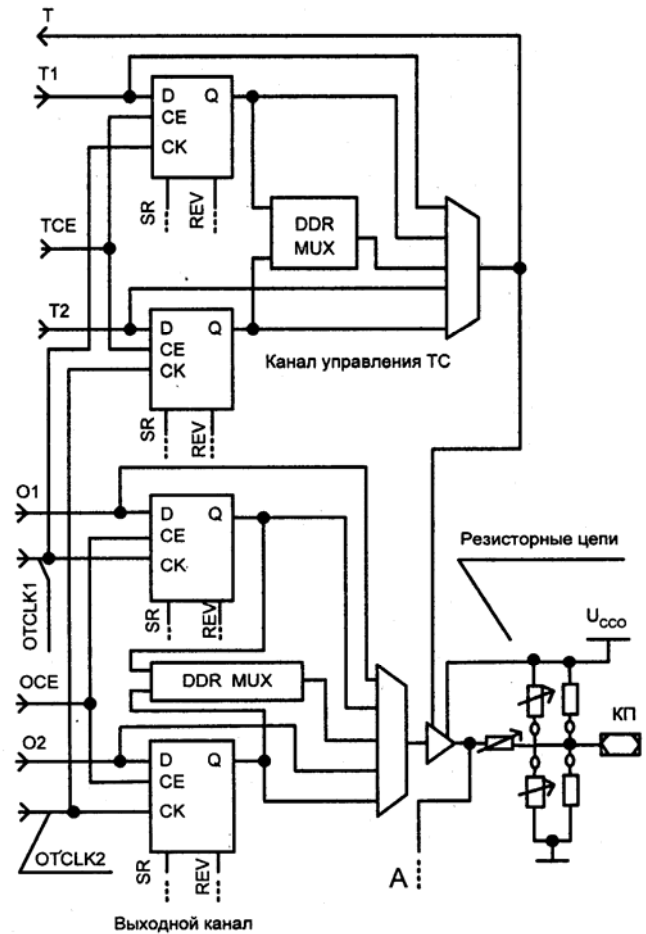


Рис. 40. Каналы выхода и управления третьим состоянием микросхем семейства Spartan-3

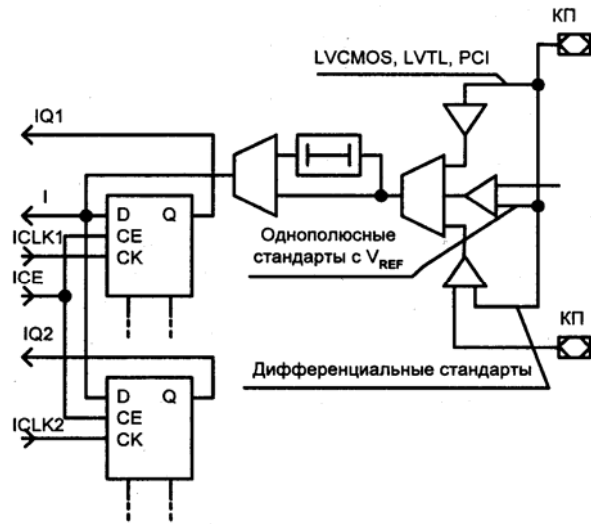


Рис. 41. Входной канал БВВ микросхем семейства Spartan-3

## ИСПС «Система на кристалле» (SoPC)

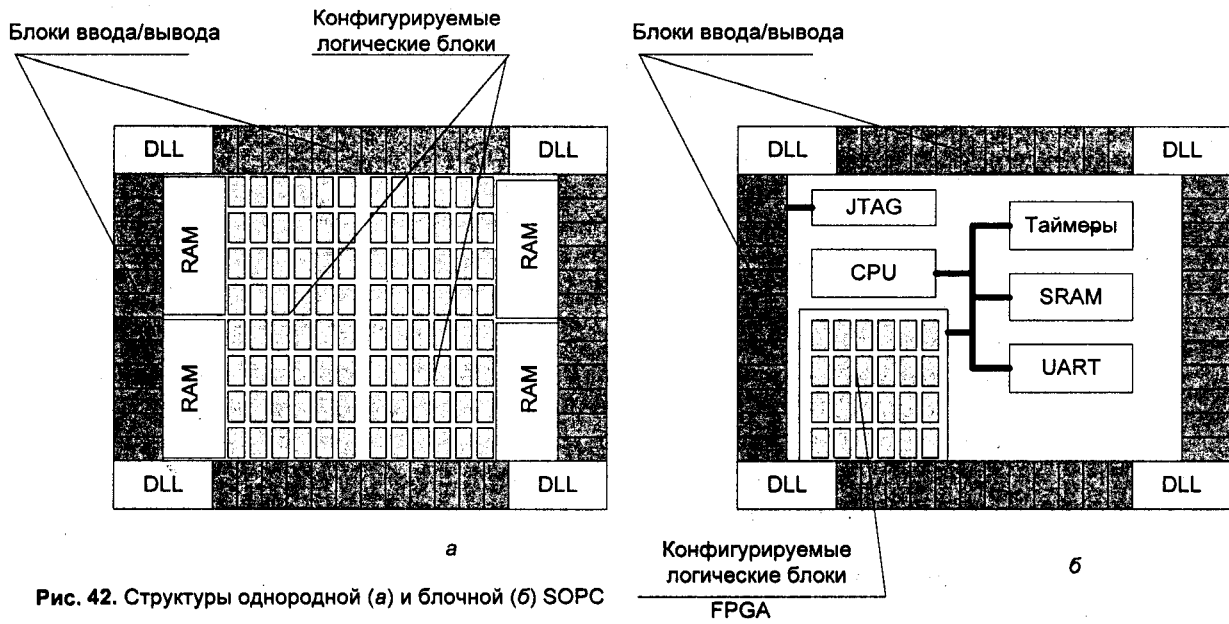


Рис. 42. Структуры однородной (а) и блочной (б) SoPC

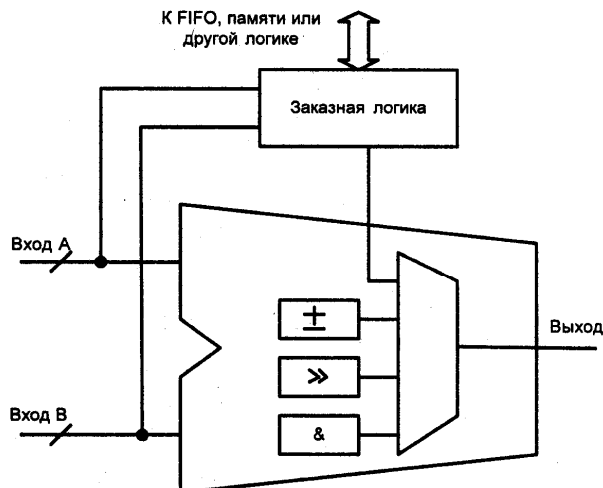


Рис. 43. Реализация заказных аппаратных команд для встроенного процессорного ядра