

Построение логических устройств на реальной элементной базе

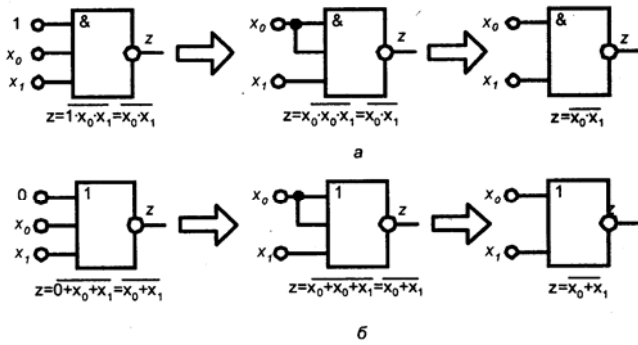


Рис. 1. Уменьшение фактического числа входов элементов И-НЕ (а) и ИЛИ-НЕ (б)

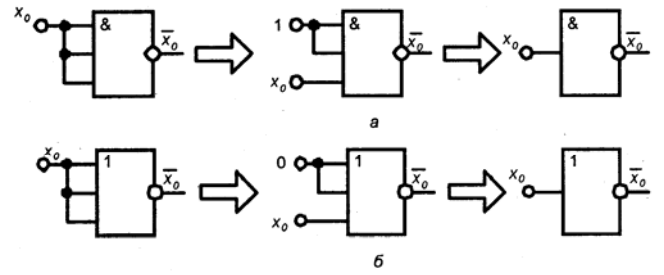


Рис. 2. Преобразование элемента ЗИ-НЕ (а) и ЗИЛИ-НЕ (б) в инверторы

Пример: Привести ФАЛ

$z(x) = x_3 x_0 + x_3 x_2 x_1 + x_2 x_1 x_0$ к базису ЛЭ 2И-НЕ.

Решение.

$$\begin{aligned} z(x) &= x_3 x_0 + x_3 x_2 x_1 + x_2 x_1 x_0 = x_3 x_0 + x_1 (x_3 x_2 + x_2 x_0) = \\ &= x_3 x_0 + x_1 (x_3 \cdot x_2 \cdot x_2 \cdot x_0) = x_3 x_0 + x_1 ((x_3 | x_2) | (x_2 | x_0)) = \\ &= x_3 x_0 x_1 (x_3 | x_2) | (x_2 | x_0) = (x_3 | x_0) | (x_1 | ((x_3 | x_2) | (x_2 | x_0))) = \\ &= (x_3 | x_0) | (x_1 | (((x_3 | 1) | (x_2 | 1)) | (x_2 | (x_0 | 1)))) \end{aligned}$$

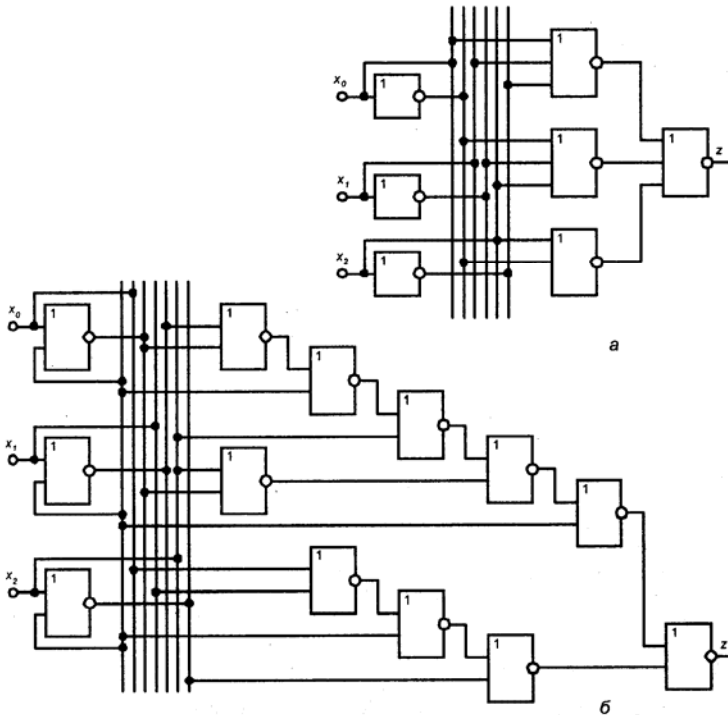


Рис. 3. Логические схемы устройств, построенных по исходному (а) и приведенному (б) выражениям

Пример: Привести ФАЛ

$z(x) = (x_2 + x_1 + x_0)(x_2 + x_0)(x_2 + x_1 + x_0)$ к базису элементов 2ИЛИ-НЕ.

Решение. Дважды выполнив инвертирование ФАЛ, найдем

$$\begin{aligned} z(x) &= (x_2 + x_1 + x_0)(x_2 + x_0)(x_2 + x_1 + x_0) = \\ &= (x_2 + x_1 + x_0) + (x_2 + x_0) + (x_2 + x_1 + x_0) = \\ &= (x_2 \downarrow x_1 \downarrow x_0) \downarrow (x_2 \downarrow x_0) \downarrow (x_2 \downarrow x_1 \downarrow x_0) = \\ &= (x_2 \downarrow (x_1 \downarrow x_0)) \downarrow (x_2 \downarrow x_0) \downarrow (x_2 \downarrow (x_1 \downarrow x_0)) \end{aligned}$$

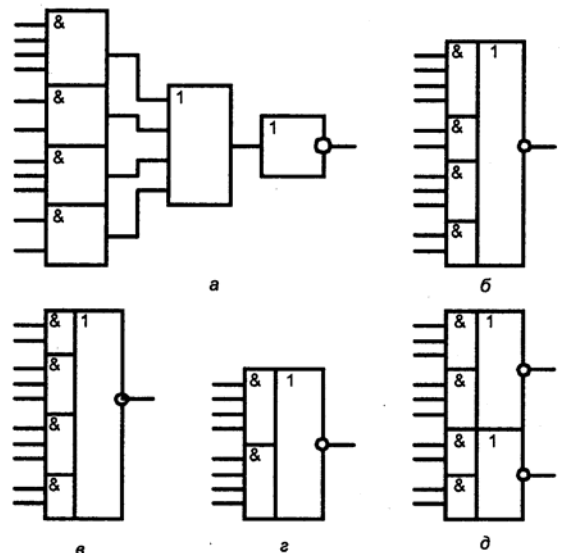


Рис. 4. Логическая схема 4-2-3-2И-4ИЛИ-НЕ (а), и ее условное графическое обозначение (К531ЛР9Г) (б); логический элемент 2-3-3-2И-4ИЛИ-НЕ (К155ЛР13) (в); логический элемент 2-4И-4ИЛИ-НЕ (К155ЛР4) (г); два логических элемента 4-2-3-2И-4ИЛИ-НЕ (К155ЛР11) (д)

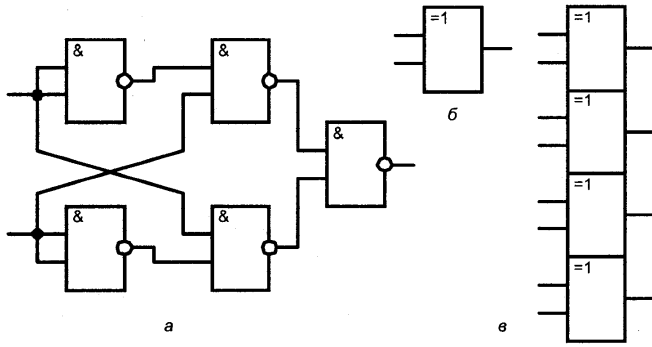


Рис. 5. Структурная схема реализации операции исключающее ИЛИ (а) и ее условное обозначение (б), четыре 2-выходных логических элемента исключающее ИЛИ (К155ЛП5, КМ555ЛП5) (в)

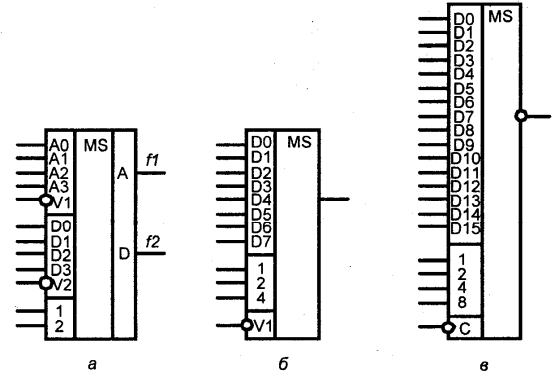


Рис. 6. Сдвоенный селектор — мультиплексор 4-1 К155КП2 (а), селектор — мультиплексор на 8 каналов К155КП7 (б) и на 16 каналов К155КП1(в)

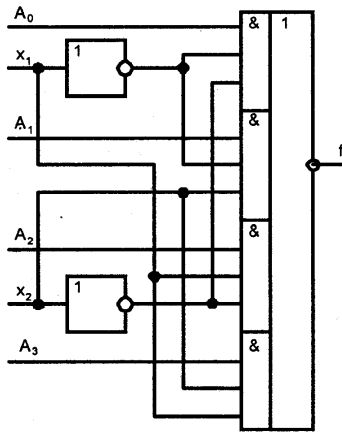


Рис. 7. Четырехканальный мультиплексор

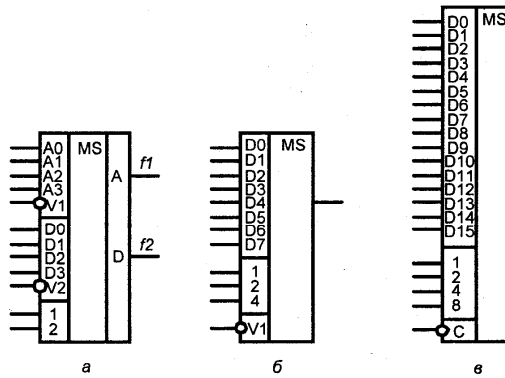


Рис. 8. Сдвоенный селектор — мультиплексор 4-1 К155КП2 (а), селектор — мультиплексор на 8 каналов К155КП7 (б) и на 16 каналов К155КП1(в)

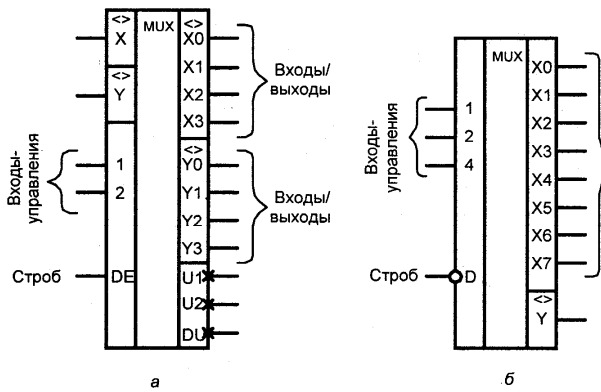


Рис. 9. Сдвоенный 4-канальный мультиплексор К564КП1 (а), 8-канальный мультиплексор К564КП2 (б)

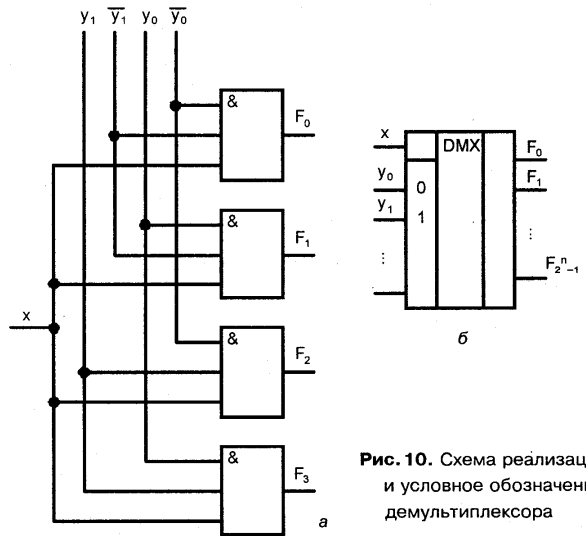


Рис. 10. Схема реализации (а) и условное обозначение (б) демультиплексора

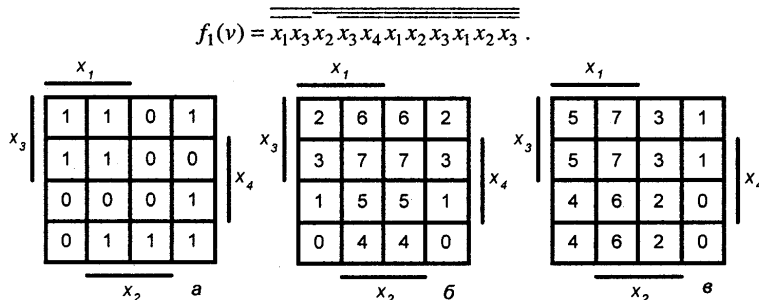


Рис. 11. Синтез комбинационных схем на мультиплексорах